

Министерство науки и высшего образования Российской Федерации  
Федеральное государственное автономное образовательное учреждение высшего образования  
«Национальный исследовательский университет «Московский институт электронной техники»



УТВЕРЖДАЮ  
Проректор по УР

А.Г. Балашов

*А.Г. Балашов*

2023 г.

**ПРОГРАММА ПРОФЕССИОНАЛЬНОЙ ПЕРЕПОДГОТОВКИ  
«ПРОЕКТИРОВАНИЕ МИКРОЭЛЕКТРОНИКИ ОТ СФ-БЛОКА ДО ИС»**

Москва, 2023 г.

# 1. ОБЩАЯ ХАРАКТЕРИСТИКА ПРОГРАММЫ

## 1. Цель реализации программы

Цель программы – формирование у слушателей профессиональных компетенций в области применения сквозного маршрута проектирования сложно-функциональных блоков, а также разработки и производства систем на кристалле на базе открытой микропроцессорной архитектуры RISC-V.

Данная программа переподготовки формирует компетенции на стыке двух укрупненных направлений подготовки - 09.00.00 «Информатика и вычислительная техника, 11.00.00 «Электроника, радиотехника и системы связи» - в части создания новой электронной компонентной базы для вычислительной техники, включая такие аспекты проектирования как: RTL-проектирование, функциональная верификация СнК, backend (топологическое) проектирование, разработка системного программного обеспечения для тестирования новых интегральных схем и др.

Целевые слушатели программы – студенты обучающиеся по направлениям 09.00.00 «Информатика и вычислительная техника, 11.00.00 «Электроника, радиотехника и системы связи», а также специалисты, имеющие опыт проектирования и сопровождения производства интегральных схем и систем на кристалле от поведенческих моделей и топологии кристаллов до их серийных образцов.

## 1.2. Характеристика нового вида профессиональной деятельности, новой квалификации

Наименование нового вида деятельности: сквозное проектирование микроэлектроники – от сложно-функциональных блоков до систем на кристалле.

Область профессиональной деятельности: 40 Сквозные виды профессиональной деятельности в промышленности (в сфере проектирования, разработки, верификации и производства систем на кристалле на базе открытой микропроцессорной архитектуры RISC-V).

Объекты профессиональной деятельности: микропроцессорные архитектуры, верификационное окружение, сложно-функциональные блоки, архитектуры систем на кристалле, топологии интегральных схем, встраиваемое программное обеспечение микропроцессорной техники.

Задачи профессиональной деятельности: проектирование интегральных схем и систем на кристалле на системном, функциональном, логическом и физическом уровнях описания; обеспечение качества и соответствия моделей всех уровней абстракции СнК заявленным спецификациям и характеристикам, подтверждение заявленных функциональных и электрических параметров изготовленных ИС.

Квалификация: инженер в области проектирования интегральных схем и систем на кристалле.

Вид экономической деятельности: 26 (ОКВЭД) – производство компьютеров, электронных и оптических изделий: 26.11.3 «Производство интегральных электронных схем», 26.20 «Производство компьютеров и периферийного оборудования».

Укрупненная группа специальностей: 11.00.00 «Электроника, радиотехника и системы связи».

### 1.3. Требования к результатам освоения программы

Компетенции определены на основании профессиональных стандартов 40.016 «Инженер в области проектирования и сопровождения интегральных схем и систем на кристалле», 40.019 «Специалист по функциональной верификации и разработке тестов функционального контроля наноразмерных интегральных схем», 40.011 Специалист по научно-исследовательским и опытно-конструкторским разработкам.

Код и формулировка компетенции	Трудовая функция в соответствии с ПС		Индикаторы достижения компетенций
	Наименование	Код	
40.016 «Инженер в области проектирования и сопровождения интегральных схем и систем на кристалле»			
ПК-1 Способен разрабатывать RTL описания сложно-функциональных блоков СнК	Разработка функционального описания цифровых блоков аппаратной части СнК	V/027	<p><b>Знания</b> : - основ системного проектирования микроэлектронных устройств на базе принципа модульности с цифровым микропроцессорным (компьютерным) управлением</p> <p><b>Умения</b>: - выбирать и описывать модели электронной компонентной базы на различных этапах проектирования с учетом выбранного маршрута проектирования</p> <p><b>Опыт деятельности:</b></p> <ul style="list-style-type: none"> <li>- по анализу первичного технического задания и определение состава СнК.</li> <li>- в определении множества специальных математических, логических и других функций и операций, описывающих работу СнК.</li> <li>- в разработке поведенческой высокоуровневой модели всей системы без учета временных характеристик средствами System C, System Verilog</li> </ul>
40.019 «Специалист по функциональной верификации и разработке тестов функционального контроля наноразмерных интегральных схем».			
ПК-2 Способен осуществлять функциональную верификацию и разрабатывать тесты функционального контроля интегральных схем с применением UVM методологии	Разработка верификационных планов для ИС и составляющих ее СФ-блоков	C/01.7	<p><b>Знания:</b></p> <ul style="list-style-type: none"> <li>- объектно-ориентированного подхода в создании тестов и тестовых окружений СФ-блоков и ИС.</li> <li>- языков описания аппаратуры, маршрут разработки и верификации</li> </ul> <p><b>Умения:</b></p> <ul style="list-style-type: none"> <li>- разрабатывать тесты с использованием современных языков и методик верификации</li> <li>- разрабатывать верификационные компоненты для конкретного аппаратного стандарта</li> </ul> <p><b>Опыт деятельности:</b></p> <ul style="list-style-type: none"> <li>- в создании кодов тестов СФ-блока или ИС в соответствии с верификационным планом и с учетом обнаруженных ранее ошибок</li> <li>- в создании кодов, необходимых для средств формальной верификации блока или ИС</li> </ul>
	Разработка маршрута функциональной верификации СФ-блоков и ИС	E/01.8	

			- в выявлении набора свойств и тестовых сценариев, которые должны быть реализованы для полноценной верификации СФ-блока, в соответствии со стандартами и (или) КД на СФ-блок
40.016 «Инженер в области проектирования и сопровождения интегральных схем и систем на кристалле»			
ПК-3 Способен осуществлять топологическое проектирование СнК	Разработка плана кристалла, размещение блоков	D/01.7	<p><b>Знания:</b></p> <ul style="list-style-type: none"> <li>- общей характеристики процесса проектирования, методов и этапов проектирования, особенностей представления схем на различных этапах проектирования, принципов построения физических и математических моделей, их применимости к конкретным процессам и приборам.</li> <li>- принципов построения и функционирования аналоговых и цифровых устройств.</li> </ul> <p><b>Умения:</b></p> <ul style="list-style-type: none"> <li>- анализировать функциональные возможности и способы использования программных пакетов системы автоматизированного проектирования (САПР) микроэлектроники на главных этапах процессов проектирования большой интегральной схемы (БИС).</li> <li>- разбивать функциональное и поведенческое описание аналоговых блоков на практически используемые технические реализации.</li> <li>- проектировать топологию цифровых ИМС.</li> </ul> <p><b>Опыт деятельности:</b></p> <ul style="list-style-type: none"> <li>- в разработке спецификации блоков аналоговой подсистемы, определения численных значений основных технических характеристик отдельных аналоговых блоков</li> <li>- в проектировании топологии цифровых ИМС и СнК.</li> </ul>
	Проектировка поведенческой модели аналоговой части проекта для моделирования в составе всей системы в целом	E/02.7	
ПК-4 Способен модернизировать существующие и создавать новые архитектурные решения для микропроцессорной техники и систем на кристалле	Разработка архитектуры всей СнК на основе сложнофункциональных блоков	A/05.7	<p><b>Знания:</b>- видов современных архитектур вычислительных систем, методов проектирования и моделирования систем на кристалле основе программируемых логических интегральных схем с использованием систем автоматизированного проектирования</p> <p><b>Умения:</b>- применять знания о современных микропроцессорных архитектурах при проектировании систем на кристалле, а также создавать аппаратные вычислительные структуры с применением языка описания аппаратуры System Verilog</p> <p><b>Опыт деятельности</b> - в разработке систем на кристалле</p>

40.011 Специалист по научно-исследовательским и опытно-конструкторским разработкам			
ПК-5 Способен оформлять и структурировать аналитические, научно-технические отчеты и обзоры для написания диссертации и статей	D/01.7	Формирование новых направлений научных исследований и опытно-конструкторских разработок	<b>Знания</b> структуры научно-квалификационной работы, принципов формального описания проводимых исследований, правил оформления научных статей и отчетов. <b>Умения</b> структурировать научно-технические отчеты и обзоры, готовить статьи и презентации. <b>Опыт деятельности</b> в написании введения и первой главы диссертации по результатам обзора современного состояния дел в области проводимых исследований.

#### **1.4. Требования к уровню подготовки поступающего на обучение, необходимому для освоения программы**

Наличие высшего образования или получающие высшее образование (при наличии соответствующей справки с указанием года окончания) по направлениям 09.00.00 «Информатика и вычислительная техника, 11.00.00 «Электроника, радиотехника и системы связи».

Наличие указанного образования должно подтверждаться документом государственного или установленного образца.

#### **1.5. Трудоемкость обучения**

Нормативная трудоемкость обучения по данной программе – 860 ак. часов, включая все виды аудиторной и внеаудиторной (самостоятельной) учебной работы слушателя.

#### **1.6. Форма обучения**

Форма обучения: очная

#### **1.7. Режим занятий**

Без отрыва от работы. Учебная нагрузка устанавливается не более 54 часов в неделю, включая все виды аудиторной и внеаудиторной (самостоятельной) учебной работы слушателя. Продолжительность одного часа занятий 45 минут.

## 2. СОДЕРЖАНИЕ ПРОГРАММЫ

### 2.1. Учебный план программы переподготовки

№ п/п	Наименование учебных дисциплин (модулей)	Общая трудоемкость, час	Контактная работа, час			СРС, час	Промежуточная аттестация
			Лекции	Лабораторные занятия	Практические занятия		
1.	Процессорные микроархитектуры и системы на кристалле	48	32	-	-	16	ЗаО
2.	Методология разработки и верификации	68	8	32	-	28	ЗаО
3.	Цифровой дизайн	96	32	32	-	32	ЗаО
4.	Маршрут проектирования и проектное окружение	64	16	16	-	32	ЗаО
5.	Элективная дисциплина 1. (2-й семестр)	80	16	32	-	32	ЗаО
5.A.	Основы функциональной верификации	-	-	-	-	-	-
5.B.	Физическое проектирование цифровых схем	-	-	-	-	-	-
5.C.	Продвинутая микроархитектура						
6.	Элективная дисциплина 2. (2-й семестр)	80	16	32	-	32	ЗаО
6.A.	Vare metal программирование	-	-	-	-	-	-
6.B.	Основы проектирования аналоговых схем	-	-	-	-	-	-
6.C.	Цифровой дизайн. Синтез RTL	-	-	-	-	-	-
7.	Элективная дисциплина 3. (2-й семестр)	80	16	32	-	32	ЗаО
7.A.	Микроархитектура вычислительных систем /	-	-	-	-	-	-
7.B.	Цифровой дизайн. Синтез RTL	-	-	-	-	-	-
8.	Элективная дисциплина 3. (3-й семестр)	80	16	32	-	32	ЗаО
8.A.	Топологическое проектирование	-	-	-	-	-	-
8.B.	Функциональная верификация	-	-	-	-	-	-
8.C.	RTL-проектирование	-	-	-	-	-	-
9.	Производственная практика	192	-	-	-	192	ЗаО
10	Научно-квалификационная работа	64	-	-	-	64	ЗаО
11.	Защита итоговой аттестационной работы	8	-	-	-	8	ИАР
Итого		860		-	-	-	



### 3. РАБОЧИЕ ПРОГРАММЫ УЧЕБНЫХ МОДУЛЕЙ

#### 3.1. Рабочая программа учебного модуля «Процессорные микроархитектуры и системы на кристалле»

##### 3.1.1. Цели и задачи модуля

Цель модуля – познакомить обучающихся с современными процессорными микроархитектурами и проблематикой проектирования систем на кристалле

##### 3.1.2. Требования к результатам освоения учебного модуля

В настоящем модуле материал представлен одним разделом, изучаемым в первом семестре.

Выполнение всех контрольных мероприятий обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

##### Планируемые результаты освоения программы:

Дисциплина (модуль) участвует в формировании компетенции:

**ПК-4** Способен модернизировать существующие и создавать новые архитектурные решения для микропроцессорной техники и систем на кристалле.

##### В результате изучения модуля обучающийся должен иметь:

- **знания:** видов современных архитектур вычислительных систем, методов проектирования и моделирования систем на кристалле основе программируемых логических интегральных схем с использованием систем автоматизированного проектирования.
- **умения:** применять знания о современных микропроцессорных архитектурах при проектировании систем на кристалле, а также создавать аппаратные вычислительные структуры с применением языка описания аппаратуры System Verilog.
- **опыт** в разработке систем на кристалле.

##### 3.1.3. Учебно-тематический план модуля

№	Наименование разделов и тем	Всего, ак. ч.	Контактная работа, ак. ч.			СРС
			Лекции	Лабораторные работы	Практические занятия	
1.	Процессорные микроархитектуры и системы на кристалле	48	32	-	-	16
Всего		48	32	-	-	16

##### 3.1.4. Содержание модуля

###### Перечень лекций

№ лек.	№ разд.	Краткое содержание	Кол. часов
1	1	Разработка полупроводниковых чипов. Введение в маршрут проектирования от спецификации до топологии.	2
2		Архитектура RISC-V	2
3		Управление сложностью.	2
4		Архитектуры микропроцессоров, архитектура RISC-V <ul style="list-style-type: none"><li>• Иерархия представления вычислительной системы</li><li>• Классификация построения архитектур</li></ul>	2

	RISC-V	
5	<p>Организация и реализация операционных устройств</p> <ul style="list-style-type: none"> <li>• Целочисленное АЛУ</li> <li>• Аппаратная реализация сдвигов</li> <li>• Умножение / Деление</li> <li>• Числа с плавающей точкой</li> </ul> <p>Умножение / Деление чисел с плавающей точкой</p>	2
6	<p>Виды, реализация и сравнение микроархитектур</p> <ul style="list-style-type: none"> <li>• Однотактная микроархитектура</li> <li>• Многотактная микроархитектура</li> </ul> <p>Сравнение их производительности</p>	2
7	Конвейер	
8	<ul style="list-style-type: none"> <li>• Блок устранения конфликтов (Hazard unit)</li> </ul> <p>Предсказание переходов (Branch prediction unit)</p> <p>Методы повышения производительности</p> <ul style="list-style-type: none"> <li>• Суперскалярность</li> <li>• Внеочередное исполнение команд (OoO, register renaming)</li> </ul> <p>Планирование (Instruction scheduling)</p>	4
9	<p>УМУ / Прерывания</p> <ul style="list-style-type: none"> <li>• Виды УМУ и их применение в CISC</li> </ul> <p>Прерывания</p>	2
10	<p>Иерархия памяти</p> <ul style="list-style-type: none"> <li>• SRAM / DRAM</li> </ul> <p>Кэш-память</p>	2
11	<p>Виртуальная память</p> <ul style="list-style-type: none"> <li>• Организация виртуальной памяти</li> <li>• Поддержка операционных систем</li> </ul> <p>Гипервизор</p>	2
12	<p>Многопроцессорность</p> <ul style="list-style-type: none"> <li>• Организация взаимодействия в многопроцессорной системе</li> </ul> <p>Когерентность кэш</p>	2
13	<p>Системные шины</p> <ul style="list-style-type: none"> <li>• Системные шины</li> <li>• Сети на кристалле</li> </ul> <p>Когерентные интерконнекты</p>	2
14.	<p>Интерфейсы ввода\вывода</p> <p>Примеры больших и малых интерфейсов</p>	2
15.	Параллельные системы (про само GPU только упоминание)	2
16.	Системы на кристалле.	2

### **Перечень лабораторных занятий**

*Не предусмотрены*

### **Перечень практических занятий**

*Не предусмотрены*

## Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1.	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	16

### 3.1.5. Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля
- презентационный материал к лекциям.

### 3.1.6. Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	Лекции	ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader DC, zoom
Рабочее место слушателя	СРС	ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader DC, zoom

### 3.1.7. Система контроля и оценивания

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты после онлайн-лекций.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов).

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

## 3.2. Рабочая программа учебного модуля «Методология разработки и верификации»

### 3.2.1. Цели и задачи модуля

Цель модуля – познакомить обучающихся с современными инструментами и технологиями написания, отладки и тестирования программного обеспечения, в том числе при работе в ОС Linux.

### 3.2.2. Требования к результатам освоения учебного модуля

В настоящем модуле материал представлен одним разделом, изучаемым в первом семестре.

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

**Планируемые результаты освоения программы:**

Дисциплина (модуль) участвует в формировании компетенции:

**ПК-2** Способен осуществлять функциональную верификацию и разрабатывать тесты функционального контроля интегральных схем с применением UVM методологии

**В результате изучения модуля обучающийся должен иметь:**

● **знания:**

- объектно-ориентированного подхода в создании тестов и тестовых окружений СФ-блоков и ИС.

- языков описания аппаратуры, маршрут разработки и верификации

● **умения:**

- разрабатывать тесты с использованием современных языков и методик верификации - разрабатывать верификационные компоненты для конкретного аппаратного стандарта

● **опыт деятельности:**

- в создании кодов тестов СФ-блока или ИС в соответствии с верификационным планом и с учетом обнаруженных ранее ошибок

- в создании кодов, необходимых для средств формальной верификации блока или ИС

- в выявлении набора свойств и тестовых сценариев, которые должны быть реализованы для полноценной верификации СФ-блока, в соответствии со стандартами и (или) КД на СФ-блок

**3.2.3. Учебно-тематический план модуля**

№	Наименование разделов и тем	Всего, ак. час	Контактная работа, час			СРС
			Лекции	Лабораторные работы	Практические занятия	
1.	Методология разработки и верификации	68	8	32	-	28
Всего		68	8	32	-	28

**3.2.4 Содержание модуля**

**Перечень лекций**

№ лек.	№ раз д.	Краткое содержание	Кол. часов
1.	1.	Цель и задачи функциональной верификации в маршруте СнК. Этапы разработки СнК, уровни абстракции представления проекта СнК.	2
2.		Роли верификаторов и других участников маршрута проектирования СнК.	2
3.		Методологии разработки ПО: жёсткие, гибкие. Инструментальные средства сопровождения проектов	2
4.		Методологии проектирования и написания программного кода. Стили оформления кода, автоматическая генерация документации. Паттерны проектирования кода.	2

## Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1.	Основные каталоги, переменные окружения, файлы профиля пользователя. Основные команды работы в консоли. Написание скриптов на Bash. Условия, циклы, множественный выбор. Вызов подпрограмм. Работа с аргументами скрипта. Часто используемые программы в ОС Linux: sed, grep, awk.	4
	Регулярные выражения. Задание на лабораторную работу: автоматизация запуска моделирования на примере запуска симулятора для группы каталогов/подкаталогов с обработкой результатов запуска.	4
	Практическое занятие по автогенерации документации, про паттерны написания исходных кодов (code beautifiers)	4
	Разработка на C++ в ОС Linux. Написание программного кода. Компиляция в командной строке с помощью g++. Разделение программы на несколько файлов. Компиляция многофайловых проектов: консоль, скрипт bash. Основы синтаксиса Makefile. Задание на лабораторную работу: разработка программы с проектированием системы классов и разделением на файлы, читающей файл формата VCD и выводящей какую/либо статистику по нему.	4
	Работа с git. Основная идея системы контроля версий git. Добавление и удаление файлов в контроль. Файл .gitignore. Понятие коммита. Основные операции с коммитами: добавление, откат, переход. Делаем на основе очень простого примера типа «Hello world». Ветвление проекта: создание ветки, переключение на ветку, слияние веток. Разрешение конфликтов. Задание на лабораторную работу: развиваем лабораторную работу с чтением файла VCD. Делаем git-репозиторий, добавляем файлы проекта в репозиторий. Добавляем какой-нибудь анализ данных из VCD (переключательная активность и т.п.), под него организуем отдельную ветку, затем сливаем ветку в основную.	4
	Библиотека SystemC. Применение ООП и C++ в проектировании схем на примере библиотеки SystemC. Описание модулей с комбинационной и последовательностной логикой. Задание входных воздействий в тестовом окружении. Написание своего дампера, использование стандартного дампера в VCD. Задание на лабораторную работу: разработка, компиляция и верификация устройства на SystemC, дополнение кода моделирования модулем анализа результатов из VCD файла.	4
	Разработка кода с использованием библиотек Разделяемые объекты (.so) в ОС Linux: создание, компиляция, использование (вызываемый и вызывающий код).	4
	Отличие между статической и динамической линковкой библиотек. Задание на лабораторную работу: дополнение кода с проектом на SystemC разделением на библиотеки.	4

## Перечень практических занятий

*Не предусмотрены*

### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	14
	Самостоятельная подготовка к лабораторным работам	14

#### 3.2.5. Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля
- презентационный материал к лекциям;
- лабораторный практикум по курсу.

#### 3.2.6. Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader DC, zoom
Рабочее место слушателя	Лабораторные занятия, СРС	ПО Xilinx Vivado, Intel Quartus Prime, ModelSim GCC

#### 3.2.7. Система контроля и оценивания

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов, проведение отчетов, на «хорошо» — есть помарки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

### 3.3. Рабочая программа учебного модуля «Цифровой дизайн»

#### 3.3.1. Цели и задачи модуля

Цель модуля – формирование специальных знаний в области логического проектирования цифрового дизайна, включая учет проектных ограничений и условий функционирования.

#### 3.3.2. Требования к результатам освоения учебного модуля

В настоящем модуле материал представлен одним разделом, изучаемым в первом семестре.

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

#### Планируемые результаты освоения программы:

Дисциплина (модуль) участвует в формировании компетенции:

**ПК-1** Способен разрабатывать RTL описания сложно-функциональных блоков СнК.

#### В результате изучения модуля обучающийся должен иметь:

- **знания:** основ системного проектирования микроэлектронных устройств на базе принципа модульности с цифровым микропроцессорным (компьютерным) управлением
- **умения:** выбирать и описывать модели электронной компонентой базы на различных этапах проектирования с учетом выбранного маршрута проектирования
- **опыт деятельности:**
  - по анализу первичного технического задания и определение состава СнК.
  - в определении множества специальных математических, логических и других функций и операций, описывающих работу СнК.
  - в разработке поведенческой высокоуровневой модели всей системы без учета временных характеристик средствами System C, System Verilog

#### 3.3.3. Учебно-тематический план модуля

№	Наименование разделов и тем	Всего, ак. ч.	Контактная работа, ак. ч.			СРС
			Лекции	Лабораторные работы	Практические занятия	
1.	Цифровой дизайн	96	32	32	-	32
Всего		96	32	32	-	32

#### 3.3.4. Содержание модуля

##### Перечень лекций

№ лек.	№ ра зд.	Краткое содержание	Кол. часов
1	1	Обзор маршрута RTL2GDS. Основные инструменты и вендоры. Сравнение, основные проектные процедуры	2
2		Обзор маршрута RTL2GDS. Основные инструменты и вендоры. Сравнение, основные	2

	проектные процедуры	
3	RTL разработка (синтезопригодность). Обзор языков Verilog/System Verilog/VHDL	2
4	Особенности System Verilog для последовательностных схем	2
5	Практика RTL разработки (Pipeline, datapath), оформление кода, коллективная разработка	2
6	Маршрут логического синтеза. Обзор, входные данные (RTL, SDC, библиография), выходные данные (gatelevel, SDF)	2
7	Статический временной анализ, основные концепции (setup, hold).	2
8	Проектные ограничения (Reg2Reg, Input/Output delay, input transition, load)	2
9	Влияние техпроцесса на характеристики схемы. Углы характеризации	2
10	Проектное окружение для физического проектирования	2
11	Этапы планировки кристалла и размещения	2
12	Синтез дерева синхросигнала и MCMC режим	2
13	Трассировка и выходные данные физического проектирования	2
14	Формальная верификация в маршруте проектирования	2
15	Физическая верификация (DRC/LVS/ERC)	2
16	Финишные процедуры для повышения выхода годных	2

### Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Блоки комбинаторной и последовательной логики на System Verilog	4
	Маршрут логического синтеза в Cadence Genus	4
	Логический синтез с учетом проектных ограничений	4
	Основы статического временного анализа	4
	Обзор маршрута физического проектирования в Cadence	4
	Планировка и размещение в Innovus	4
	Синтез дерева синхросигнала и трассировка в Innovus	4
	Верификация после физического проектирования.	4

### Перечень практических занятий

*Не предусмотрены*

### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	16
	Самостоятельная подготовка к лабораторным работам	16

#### 3.3.5. Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля
- презентационный материал к лекциям;

- лабораторный практикум по курсу.

### 3.3.6. Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader DC, zoom
Рабочее место слушателя	Лабораторные занятия, СРС	ПО Xilinx Vivado, Intel Quartus Prime, ModelSim GCC

### 3.3.7. Система контроля и оценивания

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов, проведение отчетов, на «хорошо» — есть помарки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

## 3.4. Рабочая программа учебного модуля «Маршрут проектирования и проектное окружение»

### 3.4.1. Цели и задачи модуля

Цель модуля – освоение существующих маршрутов проектирования интегральных схем и систем на кристалле, а также получение компетенций в области разработки топологии стандартных ячеек.

### 3.4.2. Требования к результатам освоения учебного модуля

В настоящем модуле материал представлен одним разделом, изучаемым в первом семестре.

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

**Планируемые результаты освоения программы:**

Дисциплина (модуль) участвует в формировании компетенции:

**ПК-3** Способен выбрать маршрут проектирования и осуществлять топологическое проектирование СнК.

**В результате изучения модуля обучающийся должен иметь:**

● **знания:**

- общей характеристики процесса проектирования, методов и этапов проектирования, особенностей представления схем на различных этапах проектирования, принципов построения физических и математических моделей, их применимости к конкретным процессам и приборам.
- принципов построения и функционирования аналоговых и цифровых устройств.

● **умения:**

- анализировать функциональные возможности и способы использования программных пакетов системы автоматизированного проектирования (САПР) микроэлектроники на главных этапах процессов проектирования большой интегральной схемы (БИС).
- разбивать функциональное и поведенческое описание аналоговых блоков на практически используемые технические реализации.
- проектировать топологию цифровых ИМС.

● **опыт деятельности:**

- в разработке спецификации блоков аналоговой подсистемы, определения численных значений основных технических характеристик отдельных аналоговых блоков
- в проектировании топологии цифровых ИМС и СнК.

**3.4.3. Учебно-тематический план модуля**

№	Наименование разделов и тем	Всего, ак. час	Контактная работа, час			СРС
			Лекции	Лабораторные работы	Практические занятия	
1.	Маршрут проектирования и проектное окружение	64	16	16	-	32
Всего		64	16	16	-	32

**3.4.4. Содержание модуля**

**Перечень лекций**

№ лек.	№ ра зд.	Краткое содержание	Кол. часов
1.	1	Маршрут проектирования аналоговых схем и маршрут проектирования цифровых схем на основе стандартных ячеек. Базовые сведения по КМОП-технологии. Настройка рабочего окружения, начало работы, обзор инструментов проектирования dev.tools, запуск САПР Cadence Virtuoso. Обзор PDK и DDK - структура, состав и основные представления ячеек view. Подключение и создание библиотек. Принципы командной работы в группе разработчиков.	2
2		Обзор состава библиотеки стандартных ячеек на примере gsclib045 и/или Mikron. Основы работы в схемотехническом редакторе. Принцип разработки электрических схем schematic и символов symbol стандартных цифровых элементов. Особенности разработки электрических схем стандартных	2

	<p>последовательностных цифровых элементов (Latch, Flip-Flop).          Обзор видов полупроводниковой памяти. EEPROM, Flash, ПЗУ и ОЗУ (ROM и RAM). Компиляторы памяти. Ячейки памяти, усилители записи и считывания, дешифраторы, преобразователи уровней.          Понятие и состав IP-блока.</p>	
3	<p>Принцип разработки тестового стенда test bench и моделирование с помощью симулятора Spectre стандартных цифровых элементов.          Модели приборов, углы технологии, обзор на примере доступных PDK.          Передаточная характеристика DC. Основные статические характеристики (точка переключения, точки единичного усиления, запасы помехоустойчивости 0 и 1, статический ток потребления, утечки)</p>	2
4	<p>Моделирование стандартных цифровых элементов. Временной анализ tran.          Основные динамические характеристики (задержки - delays, времена фронта и среза - transition, время установки и удержания - setup/hold, removal/recovery, динамический ток потребления).</p>	2
5	<p>Основы работы в редакторе топологии Cadence Virtuoso Layout Suite. Принципы построения топологии стандартных ячеек.          Тестирование топологий ячеек на предмет стыковки друг с другом.</p>	2
6	<p>Физическая верификация топологий layout стандартных цифровых элементов с помощью PVS DRC и LVS и/или Calibre nmDRC и nmLVS, экстракция паразитных элементов parasitics extraction и моделирование с учетом паразитов post-layout simulation, генерация abstract и LEF.</p>	2
7	<p>Особенности характеризации библиотек стандартных цифровых элементов и ячеек ввода-вывода.          Технологические представления библиотеки стандартных элементов и применение в маршруте проектирования (CDL / GDS / CeltIC / LEF / Liberty / Verilog / Voltus / Databook).</p>	2
8	<p>Обзор состава библиотеки ячеек ввода-вывода IO на примере giolib045 и/или Mikron. Виды ячеек ввода-вывода, схемотехнические и топологические особенности их построения, защита от ESD.          Принцип построения кольца ввода-вывода IO Ring.</p>	2

### Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	<p>Настройка окружения и запуск САПР Cadence Virtuoso, подключение библиотек, создание пользовательской библиотеки. Основы работы в схемотехническом редакторе Cadence Schematic Editor. Разработка электрических схем schematic и символов symbol стандартных цифровых элементов.</p>	4
	<p>Разработка тестового стенда test bench и моделирование с помощью симулятора Spectre стандартных цифровых элементов. Передаточная характеристика DC и временной анализ tran, работа с калькулятором calculator, расчет основных параметров цифровых элементов.</p>	4
	<p>Основы работы в редакторе топологии Cadence Virtuoso Layout Suite.          Разработка топологий layout стандартных цифровых элементов</p>	4
	<p>Физическая верификация топологий layout стандартных цифровых элементов с помощью PVS DRC и LVS, экстракция паразитных элементов parasitics extraction и моделирование с учетом паразитов post-layout simulation, генерация abstract и LEF.</p>	4

## Перечень практических занятий

*Не предусмотрены*

### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	16
	Самостоятельная подготовка к лабораторным работам	16

#### 3.4.5. Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля
- презентационный материал к лекциям;
- лабораторный практикум по курсу.

#### 3.4.6. Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader DC, zoom
Рабочее место слушателя	Лабораторные занятия, СРС	ПО с ОС Windows и ПО

#### 3.4.7. Система контроля и оценивания

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов, проведение отчетов, на «хорошо» — есть помарки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

### **3.5. Рабочая программа учебного модуля Элективная дисциплина 1.**

#### **3.5 А Рабочая программа учебного модуля «Основы функциональной верификации»**

##### **3.5.1.А Цели и задачи модуля**

Цель модуля – освоить компетенции в области функциональной верификации разрабатываемых систем на кристалле.

##### **3.5.2.А Требования к результатам освоения учебного модуля**

В настоящем модуле материал представлен одним разделом, изучаемым во втором семестре.

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

##### **Планируемые результаты освоения программы:**

Дисциплина (модуль) участвует в формировании компетенции:

**ПК-2** Способен осуществлять функциональную верификацию и разрабатывать тесты функционального контроля интегральных схем с применением UVM методологии

##### **В результате изучения модуля обучающийся должен иметь:**

###### **● знания:**

- объектно-ориентированного подхода в создании тестов и тестовых окружений СФ-блоков и ИС.

- языков описания аппаратуры, маршрут разработки и верификации

###### **● умения:**

- разрабатывать тесты с использованием современных языков и методик верификации - разрабатывать верификационные компоненты для конкретного аппаратного стандарта

###### **● опыт деятельности:**

- в создании кодов тестов СФ-блока или ИС в соответствии с верификационным планом и с учетом обнаруженных ранее ошибок

- в создании кодов, необходимых для средств формальной верификации блока или ИС

- в выявлении набора свойств и тестовых сценариев, которые должны быть реализованы для полноценной верификации СФ-блока, в соответствии со стандартами и (или) КД на СФ-блок

##### **3.5.3.А Учебно-тематический план модуля**

№	Наименование разделов и тем	Всего, ак. час	Контактная работа, час			СРС
			Лекции	Лабораторные работы	Практические занятия	
1.	Основы функциональной верификации	80	16	32	-	32
Всего		80	16	32	-	32

##### **3.5.4.А Содержание модуля**

###### **Перечень лекций**

№	№	Краткое содержание	Кол.
---	---	--------------------	------

лек.	ра зд.		часов
1.	1	Роль верификаторов в маршруте разработки СнК. Роли участников маршрута проектирования, типовой маршрут разработки СнК. Взаимодействие верификаторов с другими подразделениями Планирование работ по верификации, критерии окончания верификации	2
2		Методы проверки RTL - Экспертиза кода и семантический анализ - Динамическая верификация - Направленные тесты - Случайные тесты - Формальные методы верификации - Комбинированные методы (статика + динамика) - Представление тестов на основе графов, генерация направленных тестов - Верификация прикладным ПО	2
3		System Verilog типы данных	2
4		System Verilog управление параллельными процессами	2
5		ООП в System Verilog	2
6		System Verilog рандомизация и ограничения	2
7		System Verilog Assertions. System Verilog Coverage	2
8		DPI. Взаимодействие C и SV, модели применения ко-симуляции C и SV	2

### Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Ввод по типам данных; Queue, array, open array; Typedef; Mailbox; Package; For, foreach; Mult.-dim. array Interface; Static cast;	4
	Таски, функции, программы. Параллельные процессы, примитивы синхронизации, автоматические переменные и таски. Task, function; Отличия task и function; Как передавать аргументы (дефолтные аргументы сюда же); Pass by value, by reference (и когда нужно ref); Typedef + function; Fork join (any, none); Disable fork (что делает, как безопасно использовать (обертка)); Automatic с примерами; Automatic и package; Event, semaphore(?), wait	4
	Классы, наследование. Пример тестбенча простого блока на объектах ООП (принципы и их реализация в SV);	4

<p>Virtual function, class (abstract class);  Pure;  Static;  Typedef class;  Class + package;  Copy (shallow, deep);  Interface base class (сложновато, но надо);  \$cast() (dynamic casting);</p>	
<p>Управление рандомизацией (распределения, связанные ограничения, переопределение ограничений, рандомизация в классе)  Std::randomize();  Class.randomize();  Идентификатор rand;  Rand mode;  Post, pre – randomize();  Constraints;  With, foreach;  Array randomization;  If(!randomize);  Constraint solver (принцип работы);  Ф-ии в констрейнах;  Аргументы ф-ий в констрейнах;  Особенности рандомизации shallow copy;  Constraint debug (tool specific!).</p>	4
SVA (простейшие операторы и последовательности) типовые ассерты	4
SVA (библиотека последовательностей, включение/выключение)	4
<p>Покрытие (сквозная разработка тестбенча для простого блока?)  Covergroup, coverpoint;  Bins, ф-ии в bins;  Embedded covergroup;  Class wrapper;  Overcoverage (2**32 значений для int, как пример);  Разные хитрости;  Cross coverage;  With function sample;  Аргументы конструктора covergroup;  Constraints + coverage;</p>	4
<p>Vmanager + ИМС — отладка достигнутого покрытия, доработка тестов  Import  Export  Соответствие типов данных C / SV  Svdpi header  context</p>	4

## Перечень практических занятий

*Не предусмотрены*

### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	16
	Самостоятельная подготовка к лабораторным работам	16

#### 3.5.5.А. Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля
- презентационный материал к лекциям;
- лабораторный практикум по курсу.

#### 3.5.6.А. Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader DC, zoom
Рабочее место слушателя	Лабораторные занятия, СРС	ПО с ОС Windows и ПО

#### 3.5.7.А. Система контроля и оценивания

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов, проведение отчетов, на «хорошо» — есть помарки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

### 3.5.В Рабочая программа учебного модуля «Физическое проектирование цифровых схем»

#### 3.5.1.В Цели и задачи модуля

Цель модуля – углубленное изучение физического проектирования цифровых схем.

#### 3.5.2.В Требования к результатам освоения учебного модуля

В настоящем модуле материал представлен одним разделом, изучаемым во втором семестре.

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

#### Планируемые результаты освоения программы:

Дисциплина (модуль) участвует в формировании компетенции:

**ПК-3** Способен выбрать маршрут проектирования и осуществлять топологическое проектирование СнК.

#### В результате изучения модуля обучающийся должен иметь:

##### ● знания:

- общей характеристики процесса проектирования, методов и этапов проектирования, особенностей представления схем на различных этапах проектирования, принципов построения физических и математических моделей, их применимости к конкретным процессам и приборам.
- принципов построения и функционирования аналоговых и цифровых устройств.

##### ● умения:

- анализировать функциональные возможности и способы использования программных пакетов системы автоматизированного проектирования (САПР) микроэлектроники на главных этапах процессов проектирования большой интегральной схемы (БИС).
- разбивать функциональное и поведенческое описание аналоговых блоков на практически используемые технические реализации.
- проектировать топологию цифровых ИМС.

##### ● опыт деятельности:

- в разработке спецификации блоков аналоговой подсистемы, определения численных значений основных технических характеристик отдельных аналоговых блоков
- в проектировании топологии цифровых ИМС и СнК.

#### 3.5.3.В Учебно-тематический план модуля

№	Наименование разделов и тем	Всего, ак. ч.	Контактная работа, ак. ч.			СРС
			Лекции	Лабораторные работы	Практические занятия	
1.	Физическое проектирование цифровых схем	80	16	32	-	32
Итого		80	16	32	-	32

### 3.5.4.В Содержание модуля

#### Перечень лекций

№ лек.	№ разд.	Краткое содержание	Кол. часов
1	1	Проверка соответствия. Концепции энергоэффективного дизайна	2
2		Проверка соответствия, введение в стандарт IEEE 1801, базовые концепции	2
3		Примеры применения стандарта IEEE 1801, формат MSV/PSO дизайна	2
4		Стратегии проектирования энергоэффективного дизайна	2
5		Иерархия UPF	2
6		Отладка сценариев проектирования RTL	2
7		Генератор векторных тестов СнК	2
8		Техники создания параметризуемых моделей в Verilog-2001	2

#### Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Лабораторная работа по стратегиям проектирования энергоэффективного дизайна	8
	Лабораторная работа по отладке сценариев проектирования RTL	8
	Лабораторная работа по применению генератора векторных тестов СнК	8
	Лабораторная работа по созданию параметризуемых моделей в Verilog-2001	8

#### Перечень практических занятий

*Не предусмотрены*

#### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	16
	Самостоятельная подготовка к лабораторным работам	16

### 3.5.5.В Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля;
- презентационный материал к лекциям;
- лабораторный практикум по курсу.

### 3.5.6.В Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ПК с ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader, DC, zoom

Рабочее место слушателя	Лабораторные занятия, СРС	ПК с ОС Windows и Linux и ПО
-------------------------	------------------------------	------------------------------

### 3.5.7.В Система контроля и оценивания

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов, проведение отчетов, на «хорошо» — есть помарки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

### 3.5.С. Рабочая программа учебного модуля «Продвинутая микроархитектура»

#### 3.5.1.С Цели и задачи модуля

Цель модуля – познакомить обучающихся с современными процессорными микроархитектурами и проблематикой проектирования систем на кристалле

#### 3.5.2.С Требования к результатам освоения учебного модуля

В настоящем модуле материал представлен одним разделом, изучаемым во втором семестре.

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

#### Планируемые результаты освоения программы:

Дисциплина (модуль) участвует в формировании компетенции:

**ПК-4** Способен модернизировать существующие и создавать новые архитектурные решения для микропроцессорной техники и систем на кристалле.

#### В результате изучения модуля обучающийся должен иметь:

- **знания:** видов современных архитектур вычислительных систем, методов проектирования и моделирования систем на кристалле основе программируемых логических интегральных схем с использованием систем автоматизированного проектирования.
- **умения:** применять знания о современных микропроцессорных архитектурах при проектировании систем на кристалле, а также создавать аппаратные вычислительные структуры с применением языка описания аппаратуры System Verilog.

- **опыт** в разработке систем на кристалле.

### 3.5.3.С Учебно-тематический план модуля

№	Наименование разделов и тем	Всего, ак. ч.	Контактная работа, ак. ч.			СРС
			Лекции	Лабораторные работы	Практические занятия	
1.	Продвинутая микроархитектура	80	16	32	-	32
Итого		80	16	32	-	32

### 3.5.4.С Содержание модуля

#### Перечень лекций

№ лек.	№ ра зд.	Краткое содержание	Кол. часов
1	1	Конвейерные и итерационные вычисления	1
2		AXI-Stream и кредитные счетчики	1
3		Синхронные фифо	1
4		Много-банковые памяти и арбитры	1
5		CDC RDC	1
6		Асинхронные FIFO	1
7		FPU. Различные форматы Часть 1	1
8		FPU. Различные форматы Часть 2	1
9.		Векторные вычисления	1
10.		Тензорные вычисления	1
11.		Контроллеры памяти ОЗУ	1
12.		Контроллеры памяти ПЗУ	1
13.		Вычисления в памяти Часть 1	1
14.		Вычисления в памяти Часть 2	1
15.		Связные списки и буферы указателей	1
16.		Конвейеры с внеочередной обработкой данных	1

#### Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Л/р 1 про конвейерные и итерационные вычисления	4
	Л/р 2 про AXI-Stream и кредитные счетчики	4
	Л/р 3 про синхронные фифо	4
	Л/р 4 про много-банковые памяти и арбитры	4
	Л/р 5 CDC RDC	4
	Л/р 6 Контроллеры памяти	4
	Л/р 7 Связные списки и буферы указателей	4
	Л/р 8 Конвейеры с внеочередной обработкой данных	4

## Перечень практических занятий

*Не предусмотрены*

### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кл. часов
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	16
	Самостоятельная подготовка к лабораторным работам	16

#### 3.5.5.С Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля;
- презентационный материал к лекциям;
- лабораторный практикум по курсу.

#### 3.5.6.С Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ПК с ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader, DC, zoom
Рабочее место слушателя	Лабораторные занятия, СРС	ПК с ОС Windows и Linux и ПО

#### 3.5.7.С Система контроля и оценивания

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов, проведение отчетов, на «хорошо» — есть помарки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

### **3.6. Рабочая программа учебного модуля Элективная дисциплина 2**

#### **3.6 А Рабочая программа учебного модуля «Vare metal программирование»**

##### **3.6.1.А Цели и задачи модуля**

Цель модуля – углубленное изучение работы операционных систем Vare metal и их серверов

##### **3.6.2.А Требования к результатам освоения учебного модуля**

В настоящем модуле материал представлен одним разделом, изучаемым во втором семестре.

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

##### **Планируемые результаты освоения программы:**

**ПК-2** Способен осуществлять функциональную верификацию и разрабатывать тесты функционального контроля интегральных схем с применением UVM методологии.

##### **В результате изучения модуля обучающийся должен иметь:**

###### **• знания:**

- объектно-ориентированного подхода в создании тестов и тестовых окружений СФ-блоков и ИС.

- языков описания аппаратуры, маршрут разработки и верификации

###### **• умения:**

- разрабатывать тесты с использованием современных языков и методик верификации

- разрабатывать верификационные компоненты для конкретного аппаратного стандарта

###### **• опыт деятельности:**

- в создании кодов тестов СФ-блока или ИС в соответствии с верификационным планом и с учетом обнаруженных ранее ошибок

- в создании кодов, необходимых для средств формальной верификации блока или ИС

- в выявлении набора свойств и тестовых сценариев, которые должны быть реализованы для полноценной верификации СФ-блока, в соответствии со стандартами и (или) КД на СФ-блок

##### **3.6.3.А Учебно-тематический план модуля**

№	Наименование разделов и тем	Всего, ак. ч.	Контактная работа, ак. ч.			СРС
			Лекции	Лабораторные работы	Практические занятия	
1	Инструментарий разработчика	80	16	32	-	32
Всего		80	16	32	-	32

##### **3.6.4.А Содержание модуля**

###### **Перечень лекций**

№ лек.	№ разд.	Краткое содержание	Кол. часов
1	1	ВМ-programming для верификации. Основные тренды, инструменты и подходы	2

2	Программная модель МПС	2
3	Используемые языки и парадигмы в ВМ-программировании, архитектуры ПО	2
4	Этапы компиляции и сборки. GCC и arm toolchain, gdb и средства отладки jtag	2
5	Использование cmsis, spl, hal для ВМР	2
6	Настройка тестового окружения и стороннего оборудования для МПС	2
7	Написание тестов под программную модель, основные подходы, методики тестирования	2
8	Специализированные средства ВМР для верификации	2

### Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Запуск отладочной платы stm32 с базовым проектом,	8
	GCC, startup, linker script, makefile	8
	Тестирование ПУ: uart, spi, i2c, (can, ethernet)	8
	Написание ПО для тестирования ядра, внутренней памяти	8

### Перечень практических занятий

*Не предусмотрены*

### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	16
	Самостоятельная подготовка к лабораторным работам	16

#### 3.6.5.А Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля;
- презентационный материал к лекциям;
- лабораторный практикум по курсу.

#### 3.6.6.А Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ПК с ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader DC, zoom
Рабочее место слушателя	Лабораторные занятия, СРС	ПК с ОС Windows и Linux и ПО

### **3.6.7.А Система контроля и оценивания**

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов, проведение отчетов, на «хорошо» — есть помарки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

## **3.6 В Рабочая программа учебного модуля «Основы проектирования аналоговых схем»**

### **3.6.1.В Цели и задачи модуля**

**Цель модуля** – изучить основы проектирования аналоговых схем.

### **3.6.2.В Требования к результатам освоения учебного модуля**

В настоящем модуле материал представлен одним разделом, изучаемым во втором семестре.

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

#### **Планируемые результаты освоения программы:**

Дисциплина (модуль) участвует в формировании компетенции:

**ПК-3** Способен выбрать маршрут проектирования и осуществлять топологическое проектирование СнК

#### **В результате изучения модуля обучающийся должен иметь:**

##### **● знания:**

- общей характеристики процесса проектирования, методов и этапов проектирования, особенностей представления схем на различных этапах проектирования, принципов построения физических и математических моделей, их применимости к конкретным процессам и приборам.
- принципов построения и функционирования аналоговых и цифровых устройств.

##### **● умения:**

- анализировать функциональные возможности и способы использования программных пакетов системы автоматизированного проектирования (САПР) микроэлектроники на главных этапах процессов проектирования большой интегральной схемы (БИС).

- разбивать функциональное и поведенческое описание аналоговых блоков на практически используемые технические реализации.
- проектировать топологию цифровых ИМС.
- **опыт деятельности:**
- в разработке спецификации блоков аналоговой подсистемы, определения численных значений основных технических характеристик отдельных аналоговых блоков
- в проектировании топологии цифровых ИМС и СнК.

### 3.6.3.В Учебно-тематический план модуля

№	Наименование разделов и тем	Всего, ак. ч.	Контактная работа, ак. ч.			СРС
			Лекции	Лабораторные работы	Практические занятия	
1	Основы проектирования аналоговых схем	80	16	32	-	32
Всего		80	16	32	-	32

### 3.6.4.В Содержание модуля

#### Перечень лекций

№ лек.	№ разд.	Краткое содержание	Кол. часов
1	1	Введение в аналоговую схемотехнику и топологию. ВАХ МОП-транзисторов. Простейшие источники тока.	2
2		Дифференциальный усилитель.	2
3		Простейшие источники напряжения.	2
4		Операционный усилитель.	2
5		Стабильные источники тока.	2
6		Стабильные источники напряжения.	2
7		Разновидности ЭСР воздействий	2
8		Базовые узлы защиты от ЭСР в элементах ввода-вывода	2

#### Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Моделирование ВАХ МОП-транзисторов. Разработка схем и моделирование простейших источников тока.	4
	Разработка схем и моделирование дифференциального усилителя.	4
	Разработка схем и моделирование простейших источников напряжения.	4
	Разработка схем и моделирование операционного усилителя.	4
	Разработка схем и моделирование стабильных источников тока.	4
	Разработка схем и моделирование стабильных источников напряжения.	4
	Разработка эквивалентных схем для моделирования ЭСР воздействий разных типов	4
	Моделирование поведения элементов статической и динамической защиты от ЭСР	4

## Перечень практических занятий

*Не предусмотрены*

### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Количество часов
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	16
	Самостоятельная подготовка к лабораторным работам	16

#### 3.6.5. В Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля;
- презентационный материал к лекциям;
- лабораторный практикум по курсу.

#### 3.6.6. В Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ПК с ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader DC, zoom
Рабочее место слушателя	Лабораторные занятия, СРС	ПК с ОС Windows и Linux и ПО

#### 3.6.7. В Система контроля и оценивания

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов, проведение отчетов, на «хорошо» — есть помарки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

### 3.6.С Рабочая программа учебного модуля «Цифровой дизайн. Синтез RTL»

#### 3.6.1.С Цели и задачи модуля

Цель модуля – углубленное изучение технологий, методологий, стандартов и стратегий RTL-проектирования.

#### 3.6.2.С Требования к результатам освоения учебного модуля

В настоящем модуле материал представлен одним разделом, изучаемым во втором семестре.

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

#### Планируемые результаты освоения программы:

Дисциплина (модуль) участвует в формировании компетенции:

**ПК-1** Способен разрабатывать RTL описания сложно-функциональных блоков СнК.

#### В результате изучения модуля обучающийся должен иметь:

- **знания:** основ системного проектирования микроэлектронных устройств на базе принципа модульности с цифровым микропроцессорным (компьютерным) управлением
- **умения:** выбирать и описывать модели электронной компонентой базы на различных этапах проектирования с учетом выбранного маршрута проектирования
- **опыт деятельности:**
  - по анализу первичного технического задания и определение состава СнК.
  - в определении множества специальных математических, логических и других функций и операций, описывающих работу СнК.
  - в разработке поведенческой высокоуровневой модели всей системы без учета временных характеристик средствами System C, System Verilog

#### 3.6.3.С Учебно-тематический план модуля

№	Наименование разделов и тем	Всего, ак. ч.	Контактная работа, ак. ч.			СРС
			Лекции	Лабораторные работы	Практические занятия	
1.	RTL-flow	80	16	32	-	32
Итого		80	16	32	-	32

#### 3.6.4.С Содержание модуля

##### Перечень лекций

№ лек.	№ ра зд.	Краткое содержание	Кол. часов
1	1	Тестопригодное проектирование (DFT). Основные концепции, модели производственных ошибок, проверяемые на логическом уровне.	2
2		Логический синтез с интеграцией DFT методики. Основные форматы, особенности верификации после синтеза.	2
3		Автоматическая генерация тестовых шаблонов (ATPG). Тестовые покрытие и сжатие	2

	тестовых последовательностей	
4	LEC. Проверка логической эквивалентности	2
5	МММС синтез в GENUS	2
6	Оптимизация на этапе синтеза	2
7	Основные модели для оценки мощности, активность переключений	2
8	Снижение энергопотребления на этапе логического синтеза.	2

### Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1.	Синтез цифровых блоков с интеграцией скан-цепей (Genus)	8
	Верификация тестовых структур и генерация тестовых векторов	8
	Проверка логической эквивалентности в маршруте проектирования	8
	Временной анализ в МММС окружении	8

### Перечень практических занятий

*Не предусмотрены*

### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	16
	Самостоятельная подготовка к лабораторным работам	16

#### 3.6.5.С Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля;
- презентационный материал к лекциям;
- лабораторный практикум по курсу.

#### 3.6.6.С Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ПК с ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader DC, zoom
Рабочее место слушателя	Лабораторные занятия, СРС	ПК с ОС Windows и Linux и ПО

### **3.6.7.С Система контроля и оценивания**

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов, проведение отчетов, на «хорошо» — есть помарки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

## **3.7. Рабочая программа учебного модуля Элективная дисциплина 3**

### **3.7.А Рабочая программа учебного модуля «Микроархитектура вычислительных систем»**

#### **3.7.1.А Цели и задачи модуля**

Цель модуля – углублённое изучение микроархитектуры вычислительных систем

#### **3.7.2. А Требования к результатам освоения учебного модуля**

В настоящем модуле материал представлен одним разделом, изучаемым во втором семестре.

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

#### **Планируемые результаты освоения программы:**

**ПК-4** Способен модернизировать существующие и создавать новые архитектурные решения для микропроцессорной техники и систем на кристалле.

#### **В результате изучения модуля обучающийся должен иметь:**

- **знания:** видов современных архитектур вычислительных систем, методов проектирования и моделирования систем на кристалле основе программируемых логических интегральных схем с использованием систем автоматизированного проектирования.
- **умения:** применять знания о современных микропроцессорных архитектурах при проектировании систем на кристалле, а также создавать аппаратные вычислительные структуры с применением языка описания аппаратуры System Verilog.
- **опыт** в разработке систем на кристалле.

### 3.7.3. А Учебно-тематический план модуля

№	Наименование разделов и тем	Всего, ак. ч.	Контактная работа, ак. ч.			СРС
			Лекции	Лабораторные работы	Практические занятия	
1	Инструментарий разработчика	80	16	32		32
Всего		80	16	32		32

### 3.7.4. А Содержание модуля

#### Перечень лекций

№ лек.	№ разд.	Краткое содержание	Кол. часов
1	1	Сети на кристалле. Часть 1	2
2		Сети на кристалле. Часть 2	2
3		GPU Часть 1	2
4		GPU Часть 2	2
5		Ускорение AI Часть 1	2
6		Ускорение AI Часть 2	2
7		Стандарты шифрования и аппаратная реализация	2
8		Аппаратно-программная обработка в телекоммуникационных задачах	2

#### Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Реализация сети на кристалле. Примеры livelock и deadlock	8
	Лабораторная работа про реализацию кэш памяти.	8
	Блок ускорения матричных операций для AI	8
	Реализация ускорения шифрования в одностадийном процессоре RISC-V	8

#### Перечень практических занятий

*Не предусмотрены*

#### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	16
	Самостоятельная подготовка к лабораторным работам	16

### 3.7.5.А Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля;
- презентационный материал к лекциям;

- лабораторный практикум по курсу.

### 3.7.6.А Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ПК с ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader, DC, zoom
Рабочее место слушателя	Лабораторные занятия, СРС	ПК с ОС Windows и Linux и ПО

### 3.7.7.А Система контроля и оценивания

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов, проведение отчетов, на «хорошо» — есть помарки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

### 3.7.В Рабочая программа учебного модуля «Цифровой дизайн. Синтез RTL»

#### 3.7.1.В Цели и задачи модуля

Цель модуля – углубленное изучение технологий, методологий, стандартов и стратегий RTL-проектирования.

#### 3.7.2.В Требования к результатам освоения учебного модуля

В настоящем модуле материал представлен одним разделом, изучаемым во втором семестре.

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

#### Планируемые результаты освоения программы:

Дисциплина (модуль) участвует в формировании компетенции:

**ПК-1** Способен разрабатывать RTL описания сложно-функциональных блоков СнК.

**В результате изучения модуля обучающийся должен иметь:**

- **знания:** основ системного проектирования микроэлектронных устройств на базе принципа модульности с цифровым микропроцессорным (компьютерным) управлением
- **умения:** выбирать и описывать модели электронной компонентной базы на различных этапах проектирования с учетом выбранного маршрута проектирования
- **опыт деятельности:**
  - по анализу первичного технического задания и определению состава СнК.
  - в определении множества специальных математических, логических и других функций и операций, описывающих работу СнК.
  - в разработке поведенческой высокоуровневой модели всей системы без учета временных характеристик средствами System C, System Verilog

### 3.7.3.В Учебно-тематический план модуля

№	Наименование разделов и тем	Всего, ак. ч.	Контактная работа, ак. ч.			СРС
			Лекции	Лабораторные работы	Практические занятия	
1.	RTL-flow	80	16	32	-	32
Итого		80	16	32	-	32

### 3.7.4.В Содержание модуля

#### Перечень лекций

№ лек.	№ ра зд.	Краткое содержание	Кол. часов
1	1	Тестопригодное проектирование (DFT). Основные концепции, модели производственных ошибок, проверяемые на логическом уровне.	2
2		Логический синтез с интеграцией DFT методики. Основные форматы, особенности верификации после синтеза.	2
3		Автоматическая генерация тестовых шаблонов (ATPG). Тестовые покрытие и сжатие тестовых последовательностей	2
4		LEC. Проверка логической эквивалентности	2
5		МММС синтез в GENUS	2
6		Оптимизация на этапе синтеза	2
7		Основные модели для оценки мощности, активность переключений	2
8		Снижение энергопотребления на этапе логического синтеза.	2

#### Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1.	Синтез цифровых блоков с интеграцией скан-цепей (Genus)	8
	Верификация тестовых структур и генерация тестовых векторов	8
	Проверка логической эквивалентности в маршруте проектирования	8
	Временной анализ в МММС окружении	8

## Перечень практических занятий

Не предусмотрены

### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	16
	Самостоятельная подготовка к лабораторным работам	16

#### 3.7.5.В Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля;
- презентационный материал к лекциям;
- лабораторный практикум по курсу.

#### 3.7.6.В Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ПК с ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader, DC, zoom
Рабочее место слушателя	Лабораторные занятия, СРС	ПК с ОС Windows и Linux и ПО

#### 3.7.7.В Система контроля и оценивания

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов, проведение отчетов, на «хорошо» — есть помарки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

### **3.8. Рабочая программа учебного модуля Элективная дисциплина 4**

#### **3.8 А Рабочая программа учебного модуля «Топологическое проектирование»**

##### **3.8.1.А Цели и задачи модуля**

Цель модуля – освоение углубленных компетенций в области разработки топологии интегральных микросхем и систем на кристалле.

##### **3.8.2.А Требования к результатам освоения учебного модуля**

В настоящем модуле материал представлен двумя разделами, изучаемыми в третьем семестре .

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

##### **Планируемые результаты освоения программы:**

Дисциплина (модуль) участвует в формировании компетенции:

**ПК-3** Способен выбрать маршрут проектирования и осуществлять топологическое проектирование СнК

##### **В результате изучения модуля обучающийся должен иметь:**

###### **● знания:**

- общей характеристики процесса проектирования, методов и этапов проектирования, особенностей представления схем на различных этапах проектирования, принципов построения физических и математических моделей, их применимости к конкретным процессам и приборам.
- принципов построения и функционирования аналоговых и цифровых устройств.

###### **● умения:**

- анализировать функциональные возможности и способы использования программных пакетов системы автоматизированного проектирования (САПР) микроэлектроники на главных этапах процессов проектирования большой интегральной схемы (БИС).
- разбивать функциональное и поведенческое описание аналоговых блоков на практически используемые технические реализации.
- проектировать топологию цифровых ИМС.

###### **● опыт деятельности:**

- в разработке спецификации блоков аналоговой подсистемы, определения численных значений основных технических характеристик отдельных аналоговых блоков
- в проектировании топологии цифровых ИМС и СнК.

##### **3.8.3.А Учебно-тематический план модуля**

№	Наименование разделов и тем	Всего, ак. ч.	Контактная работа, ак. ч.			СРС
			Лекции	Лабораторные работы	Практические занятия	
1.	Цифровой маршрут (Digital Design Flow)	40	8	16	-	16
2	Аналоговый маршрут (Analog	40	8	16	-	16

	Design Flow)					
Всего		80	16	32	-	32

### 3.8.4.A Содержание модуля

#### Перечень лекций

№ лек.	№ разд.	Краткое содержание	Кол. часов
1	1	Финишный STA и устранение нарушений в цифровом маршруте (Tempus ECO)	2
2		Физическая верификация в цифровом маршруте (DRC)	2
3		Физическая верификация в цифровом маршруте (LVS)	2
4		Low-power маршрут с использованием UPF/CPF	2
5	2	Основные принципы разработки топологии стандартных цифровых элементов в КМОП-технологии уровня 180 нм и ниже.	2
6		Основы современной КМОП-технологии. Связь топологии с технологией, интерфейсы, правила проектирования, библиотеки. Fundamentals of Layout Design for Electronic Circuits (Chapters 2, 3).	2
7		Специальные методы проектирования топологии аналоговых ИМС. Fundamentals of Layout Design for Electronic Circuits (Chapter 6).	2
8		Вопросы обеспечения надежности при проектировании топологии ИМС. Основные физические эффекты и способы борьбы с ними на этапе проектирования топологии. Fundamentals of Layout Design for Electronic Circuits (Chapter 7).	2

#### Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Устранение нарушений ограничений и оптимизация проектами средствами Tempus ECO	4
	Устранение нарушений metal fill в цифровом маршруте	4
	Подготовка данных и выполнение LVS средствами Innovus/Calibre	4
	Реализация маршрута IEEE1801 (UPF) в Innovus	4
2	Разработка топологии стандартных цифровых элементов.	4
	Эскиз топологии источника опорного напряжения BandGap. Разработка топологии согласованных МОП-транзисторов для дифференциальной пары и токовых зеркал.	4
	Разработка топологии матрицы согласованных биполярных транзисторов/диодов и резисторов.	4
	Общая сборка и физическая верификация топологии источника опорного напряжения BandGap.	4

#### Перечень практических занятий

*Не предусмотрены*

#### Самостоятельная работа студентов

Номер раздела	Наименование лабораторного занятия	Кол. часов
а		

и темы		
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	8
	Самостоятельная подготовка к лабораторным работам	8
2	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	8
	Самостоятельная подготовка к лабораторным работам	8
Итого		32

### 3.8.5.А Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля;
- презентационный материал к лекциям;
- лабораторный практикум по курсу.

Литературные источники:

1. Эннс В.И., Кобзев Ю.М. Проектирование аналоговых КМОП-микросхем. Краткий справочник разработчика. М., Горячая линия-Телеком, 2005.
2. Hastings A. The art of analog layout. Prentice-Hall, 2001.
3. Saint C., Saint J. IC layout basics. A Practical Guide. McGraw-Hill, 2001.
4. Clein D. CMOS IC layout : concepts, methodologies, and tools. Newnes, 2000.

### 3.8.6.А Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ПК с ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader, DC, zoom
Рабочее место слушателя	Лабораторные занятия, СРС	ПК с ОС Windows и Linux и ПО

### 3.8.7.А Система контроля и оценивания

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов,

проведение отчетов, на «хорошо» — есть помарки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 %, «хорошо» от 70 до 85 %, «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

### **3.8.В Рабочая программа учебного модуля «Функциональная верификация»**

#### **3.8.1.В Цели и задачи модуля**

Цель модуля – освоить компетенции в области функциональной верификации разрабатываемых систем на кристалле.

#### **3.8.2. В Требования к результатам освоения учебного модуля**

В настоящем модуле материал представлен одним разделом, изучаемым в третьем семестре.

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

#### **Планируемые результаты освоения программы:**

Дисциплина (модуль) участвует в формировании компетенции:

**ПК-2** Способен осуществлять функциональную верификацию и разрабатывать тесты функционального контроля интегральных схем с применением UVM методологии

#### **В результате изучения модуля обучающийся должен иметь:**

##### **• знания:**

- объектно-ориентированного подхода в создании тестов и тестовых окружений СФ-блоков и ИС.
- языков описания аппаратуры, маршрут разработки и верификации

##### **• умения:**

- разрабатывать тесты с использованием современных языков и методик верификации - разрабатывать верификационные компоненты для конкретного аппаратного стандарта

##### **• опыт деятельности:**

- в создании кодов тестов СФ-блока или ИС в соответствии с верификационным планом и с учетом обнаруженных ранее ошибок
- в создании кодов, необходимых для средств формальной верификации блока или ИС
- в выявлении набора свойств и тестовых сценариев, которые должны быть реализованы для полноценной верификации СФ-блока, в соответствии со стандартами и (или) КД на СФ-блок

#### **3.8.3.В Учебно-тематический план модуля**

№	Наименование разделов и тем	Всего, ак. ч.	Контактная работа, ак. ч.			СРС
			Лекции	Лабораторные работы	Практические занятия	
1.	Функциональная верификация	80	16	32	-	32
Всего		80	16	32	-	32

### 3.8.4.В Содержание модуля

#### Перечень лекций

№ лек.	№ разд.	Краткое содержание	Кол. часов
1		<p><b>UVM. Введение, основные концепции.</b>  История появления UVM. Краткое описание проблем, решаемых библиотекой.  Паттерны, применяемые в UVM (фабрика, интерфейсы синглтон). Краткие пояснения.  Архитектура типового UVM окружения. Пример простого окружения, пример окружения с виртуальным секвенсером. (краткие пояснения иерархии окружений, назначения объектов, без детального описания)  Иерархия UVM классов (без детального описания)  uvm_object класс. Детальное описание. Основные методы  uvm_component. Детальное описание. Основные методы.  uvm_transaction, uvm_sequence_item. Детальное описание, основные методы  Концепция фабрики  Примеры переопределения поведения объектов без изменения кода исходного окружения</p>	2
2		<p><b>Соединение компонент в окружении. Порты.</b>  Порты.  uvm_port*  put, get порты. Блокирующие, неблокирующие порты  Соединение портов (порт и реализация интерфейса порта в объекте)  analysis_port. Примеры реализации, соединение со множеством реализаций  TLM порты  Синхронизация. Uvm_event, uvm_barrier</p>	2
3	1	<p><b>UVM фазы, конфигурация (пояснения, касающиеся порядка создания, конфигурации, соединения и запуска компонент).</b>  Макросы регистрации объектов и компонент  UVM фазы.  Предопределённые (стандартные) фазы UVM  uvm_build_phase  uvm_connect_phase  uvm_end_of_elaboration_phase  uvm_start_of_simulation_phase  uvm_run_phase  uvm_extract_phase  uvm_check_phase  uvm_report_phase  и др.  Добавление пользовательских фаз*  objection  Конфигурационная база данных. Организация, функции доступа к базе данных.  Иерархические пути компонент.</p>	2
4		<p><b>Предопределённые компоненты UVM scoreboard, agent, driver, sequencer.</b>  Назначение, модель использования, детальное описание UVM перечисленных компонент. Методов, иерархии, примеры реализации.  Агент. Пример реализации, пример иерархии файлов в поставке агента.  Библиотека последовательностей.</p>	2
5		<p><b>Генерация стимулов. Последовательность, секвенсер, драйвер и особенности их</b></p>	2

	<p><b>взаимодействия.</b>          Взаимодействие драйвера и секвенсера. Driver Sequencer Handshake          С обратной связью          Без обратной связи          Арбитраж транзакций.          seq_item_port          get_next_item          get, put          UVM `uvm_do sequence macros            UVM sequence - start            UVM sequence — do          Пример параллельного запуска нескольких транзакций на секвенсере.          Виртуальная последовательность</p>	
6	<p><b>Иерархия типового UVM окружения.</b>          uvm_test, uvm_env          Виртуальный секвенсер.          Конфигурация и управление ограничениями на уровне теста.          Пример построения окружения с самопроверкой и сбором покрытия.          Scoreboard, компараторы.          Layering. Концепция, пример на простом пакетном протоколе.</p>	2
7	<p><b>Регистровая модель.</b>          Переносимость тестов на базе регистровой модели.          структуры регистровый блок, карта, файл, регистры, поля.          Обобщённые регистровые операции.          Подключение регистровой модели (взаимодействие с низкоуровневым драйвером и монитором интерфейса).          Предикторы          Backdoor</p>	2
8	<p><b>Отладка, печать и запись в базу транзакций</b>          uvm_report_object          стандартные методы печати, макросы печати          Уровни печати          Управление печатью при запуске          Переопределение механизма печати через фабрику          База данных транзакций.          Методы записи в базу данных транзакций</p>	2

### Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Создать компоненты разных типов со сложной иерархией через фабрику, переопределить тип компоненты в созданной иерархии	4
	Соединить компоненты в созданной иерархии, реализовать механизм взаимодействия, передачи транзакций и синхронизации	4
	В созданной иерархии компонент реализовать типовые фазы, интегрировать конфигурацию компонент. Добавить собственную фазу	4
	Реализовать агент	4
	Пример небольшого окружения.	4

	Мост мастер-слейв	
	многопортовое окружение с лэйерингом (коммутатор?)	4
	добавляем регистры в предыдущий проект	4
	Реализовать отладочную печать для штатного запуска, для отладки, проверить лог в обоих случаях, переопределить важность сообщения для компонента, для типа сообщения, сохранить и увидеть транзакции на диаграмме.	4

### Перечень практических занятий

*Не предусмотрены*

### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	16
	Самостоятельная подготовка к лабораторным работам 8	16

#### 3.8.5. В Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля;
- презентационный материал к лекциям;
- лабораторный практикум по курсу.

Литературные источники:

1. Эннс В.И., Кобзев Ю.М. Проектирование аналоговых КМОП-микросхем. Краткий справочник разработчика. М., Горячая линия-Телеком, 2005.
2. Hastings A. The art of analog layout. Prentice-Hall, 2001.
3. Saint C., Saint J. IC layout basics. A Practical Guide. McGraw-Hill, 2001.
4. Clein D. CMOS IC layout : concepts, methodologies, and tools. Newnes, 2000.

#### 3.8.6. В Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ПК с ОС Windows и Linux, браузер (Firefox, Google Chrome); Acrobat reader, DC, zoom
Рабочее место слушателя	Лабораторные занятия, СРС	ПК с ОС Windows и Linux и ПО

#### 3.8.7. В Система контроля и оценивания

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов, проведение отчетов, на «хорошо» — есть помарки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

### **3.8.С Рабочая программа учебного модуля «RTL-проектирование»**

#### **3.8.1.С Цели и задачи модуля**

Цель модуля – углубленное изучение технологий, методологий, стандартов и стратегий RTL-проектирования.

#### **3.8.2.С Требования к результатам освоения учебного модуля**

В настоящем модуле материал представлен одним разделом, изучаемым в третьем семестре.

Выполнение всех лабораторных работ обязательно для получения допуска к диф. зачету по модулю и итоговой аттестации по программе переподготовки.

#### **Планируемые результаты освоения программы:**

Дисциплина (модуль) участвует в формировании компетенции:

**ПК-1** Способен разрабатывать RTL описания сложно-функциональных блоков СнК.

#### **В результате изучения модуля обучающийся должен иметь:**

- **знания:** основ системного проектирования микроэлектронных устройств на базе принципа модульности с цифровым микропроцессорным (компьютерным) управлением
- **умения:** выбирать и описывать модели электронной компонентой базы на различных этапах проектирования с учетом выбранного маршрута проектирования
- **опыт деятельности:**
  - по анализу первичного технического задания и определение состава СнК.
  - в определении множества специальных математических, логических и других функций и операций, описывающих работу СнК.
  - в разработке поведенческой высокоуровневой модели всей системы без учета временных характеристик средствами System C, System Verilog

### 3.8.3.С Учебно-тематический план модуля

№	Наименование разделов и тем	Всего, ак. ч.	Контактная работа, ак. ч.			СРС
			Лекции	Лабораторные работы	Практические занятия	
1.	Стратегии проектирования RTL	80	16	32	-	32
Всего		80	16	32	-	32

### 3.8.4.С Содержание модуля

#### Перечень лекций

№ лек.	№ разд.	Краткое содержание	Кол. часов
1	1	Основы FPGA: LUT, BRAM, DSP, PLL, IO, Floorplan	2
2		Основы FPGA: SerDes, PCI-E	2
3		Основы FPGA: DDR-контроллер, Ethernet	2
4		Основы FPGA: Внутрисхемный логический анализатор. Архитектура SOPC: Zynq-7000 и Zynq Ultrascale+	2
5		Когерентные интерконнекты и NoC	2
6		Систолические массивы и NPU	2
7		GPU	2
8		Compute-in-memory	2

#### Перечень лабораторных занятий

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Основы FPGA: LUT, BRAM, DSP, PLL, IO, Floorplan	4
	Основы FPGA: SerDes, PCI-E	4
	Основы FPGA: DDR-контроллер	4
	Основы FPGA: Ethernet	4
	Основы FPGA: Внутрисхемный логический анализатор	4
	Использование Zynq-7000 и Zynq Ultrascale+	4
	Проектирование NoC: Livelcok, deadlock	4
	Систолические массивы	4

#### Перечень практических занятий

*Не предусмотрены*

#### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1	Самостоятельное изучение дополнительной литературы и электронных ресурсов сети по тематике лекций	8
	Самостоятельная подготовка к лабораторным работам	8

### 3.8.5.С Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению модуля;
- презентационный материал к лекциям;
- лабораторный практикум по курсу.

Литературные источники:

1. Эннс В.И., Кобзев Ю.М. Проектирование аналоговых КМОП-микросхем. Краткий справочник разработчика. М., Горячая линия-Телеком, 2005.
2. Hastings A. The art of analog layout. Prentice-Hall, 2001.
3. Saint C., Saint J. IC layout basics. A Practical Guide. McGraw-Hill, 2001.
4. Clein D. CMOS IC layout : concepts, methodologies, and tools. Newnes, 2000.

### 3.8.6.С Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Рабочее место слушателя	лекции	ПК с ОС Windows и Linux,, браузер (Firefox, Google Chrome); Acrobat reader, DC, zoom
Рабочее место слушателя	Лабораторные занятия, СРС	ПК с ОС Windows и Linux и ПО

### 3.8.7.С. Система контроля и оценивания

Для оценки успеваемости обучающихся по модулю используется накопительная балльная система.

Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в модуле. Контрольными мероприятиями являются тесты и лабораторные работы.

Баллами оцениваются: общее выполнение не менее 86% тестов модуля (тест считается пройденным, если дано более 50% правильных ответов) , а также выполнение лабораторных работ.

Защита ЛР оценивается на высший балл, если обучающимся были предоставлены: протокол подготовки к защите ЛР, настройка оборудования, произведение расчетов, проведение отчетов, на «хорошо» — есть поправки в выполнении протоколов, отчетов, на «удовлетворительно» — сделана только настройка оборудования и произведены расчеты

При условии выполнения каждого контрольного мероприятия по сумме выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 до 100 % , «хорошо» от 70 до 85 % , «удовлетворительно» – от 50 до 69 %.

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

### 3.9. Рабочая программа учебного модуля Научно-квалификационная работа

#### 3.9.1. Цели и задачи модуля

Цель модуля – является развитие у способностей структурировать научно-технические отчеты и обзоры, готовить статьи и презентации.

#### 3.9.2. Требования к результатам освоения учебного модуля

В настоящем модуле материал представлен двумя разделами изучаемыми на протяжении второго года обучения. Все модули могут быть изучены как логически-законченные темы.

#### Планируемые результаты освоения программы:

Дисциплина (модуль) формирует компетенцию:

**ПК-5** Способен оформлять и структурировать аналитические, научно-технические отчеты и обзоры для написания диссертации и статей

#### В результате изучения модуля обучающийся должен иметь:

**Знания** структуры научно-квалификационной работы, принципов формального описания проводимых исследований, правил оформления научных статей и отчетов.

**Умения** структурировать научно-технические отчеты и обзоры, готовить статьи и презентации.

**Опыт деятельности** в написании введения и первой главы диссертации по результатам обзора современного состояния дел в области проводимых исследований.

#### 3.9.3. Учебно-тематический план модуля

№	Наименование разделов и тем	Всего, ак. ч.	Контактная работа, ак. ч.			СРС
			Лекции	Лабораторные работы	Практические занятия	
1.	Структура аналитических, научно-технических отчетов и обзоров для написания диссертации и статей.	32	-	-	-	32
2	Оформление аналитических, научно-технических отчетов и обзоров для написания диссертации и статей.	32	-	-	-	32
Всего		64				

#### 3.9.4. Содержание модуля

##### Перечень лекций

*Не предусмотрены*

##### Перечень лабораторных занятий

*Не предусмотрены*

##### Перечень практических занятий

*Не предусмотрены*

### Самостоятельная работа студентов

Номер раздела и темы	Наименование лабораторного занятия	Кол. часов
1.	Самостоятельное изучение литературы и электронных ресурсов рекомендуемых преподавателем по указанной тематике.	32
2.	Самостоятельное изучение литературы и электронных ресурсов рекомендуемых преподавателем по указанной тематике.	32

#### 3.9.5. Учебно-методическое и информационное обеспечение модуля

Учебно-методическое обеспечение для самостоятельной работы студентов в составе УМК модуля (ОРИОКС// URL: , <http://orioks.miet.ru/>):

- методические указания студентам по изучению разделов;
- презентационный материал по разделам;

Литературные источники:

1. Новиков, Ю. Н. Подготовка и защита бакалаврской работы, магистерской диссертации, дипломного проекта : учебное пособие / Ю. Н. Новиков. - 4-е изд., стер. - Москва : Лань, 2019. - 34 с. - URL: <https://e.lanbook.com/book/122187> (дата обращения: 31.03.2021). - ISBN 978-5-8114-4581-3. - Текст : электронный.
2. Зверев В.В. Методика научной работы : Учеб. пособие / В.В. Зверев. - М. : Проспект, 2016. - 103 с. - Доступ к электронной версии книги открыт на сайте <https://lib.rucont.ru/> с 01 января 2019 г. по 31 декабря 2019 г. - ISBN 978-5-392-19280-9 : 0-00.
3. Новиков А.М. Методология научного исследования / А.М. Новиков, Д.А. Новиков. - 3-е изд. - М. : URSS. ЛИБРОКОМ, 2015. - 272 с. - ISBN 978-5-397-04812-5 : 714-34.
4. Колесникова Н.И. От конспекта к диссертации : Учеб. пособие / Н.И. Колесникова. - 10-е изд., стер. - М. : Флинта, 2018. - 288 с. - URL: <https://e.lanbook.com/book/109556> (дата обращения: 17.12.2020). - ISBN 978-5-89349-162-3 : 0-00.

#### 3.9.6. Материально-техническое обеспечение модуля

Наименование специализированных аудиторий, кабинетов, лабораторий	Вид занятия	Наименование оборудования, программного обеспечения
Помещение для самостоятельной работы	СРС	ПК с ОС Windows и Linux,, браузер (Firefox, Google Chrome); Acrobat reader, DC, zoom

#### 3.9.7. Система контроля и оценивания

Для оценки успеваемости обучающихся по используется накопительная балльная система.

Баллами оцениваются: выполнение заданий научного руководителя. По сумме баллов выставляется итоговая оценка по предмету. Для получения диф. зачета необходимо выполнение каждого контрольного мероприятия в семестре (в сумме 100 баллов) Баллы

выставляются исходя из качества предоставленного материала обучающимися в соответствии с требованиями преподавателя.

При условии выполнения каждого контрольного мероприятия по сумме баллов выставляется итоговая оценка по модулю, которая определяется следующим образом: «отлично» – от 86 баллов, «хорошо» от 70 до 85 баллов, «удовлетворительно» – от 50 до 69 баллов

Конкретные формы и процедуры текущего и промежуточного контроля знаний, умений и опыта деятельности доводятся до сведения обучающихся в течение первого месяца обучения.

#### **4. УСЛОВИЯ РЕАЛИЗАЦИИ ПРОГРАММЫ**

В ходе реализации программы используется **смешанное обучение**, в основе которого лежит интеграция технологий традиционного и электронного освоения компетенций, в частности за счет использования таких инструментов как видео-лекции, онлайн тестирование, взаимодействие со студентами в электронной образовательной среде.

Освоение образовательной программы обеспечивается ресурсами электронной информационно-образовательной среды ОРИОКС.

Для взаимодействия обучающихся с преподавателем используются сервисы обратной связи: раздел ОРИОКС «Домашние задания», электронная почта, сервисы видеоконференцсвязи и социальные сети.

В процессе обучения при проведении занятий и для самостоятельной работы используются **внутренние электронные ресурсы** в формах тестирования в ОРИОКС и MOODLe.

#### **5. ОЦЕНКА КАЧЕСТВА ОСВОЕНИЯ ПРОГРАММЫ**

Оценка качества освоения программы переподготовки включает текущую, промежуточную аттестацию в модулях, практике и итоговую аттестацию обучающихся в виде защиты итоговой аттестационной работы.

##### **5.1. Текущая и промежуточная аттестация**

Требования к текущей и промежуточной аттестации приведены в соответствующих разделах дисциплин (модулей).

##### **5.2. Итоговая аттестация**

###### **5.2.1. Требования к содержанию, объему и структуре итоговой аттестационной работы**

Темы ИАР должны быть актуальными и соответствовать направлению, профилю подготовки, выбранным видам профессиональной деятельности.

В каждой работе помимо постановки задачи, описания известных общих технических сведений и полученных результатов (программы, структуры устройств, модели и т.п.) должно содержаться описание процесса проектирования на его выполненных этапах (развернутая постановка задачи, анализ аналогов, ограничений и требований, анализ различных проектных решений на разных этапах, обоснование выбора тех или иных решений и т.д.). Этому должно быть посвящено не менее 30% пояснительной записки. Отсутствие в работе собственного анализа, то есть приведение только справочных и иных известных сведений о предметной области является существенным недостатком работы.

В итоговой аттестационной работе должны быть представлены нижеперечисленные разделы:

**Аннотация** должна содержать краткое описание содержания ИАР и полученные результаты. Объем аннотации не должен превышать одну страницу

**Содержание** должно включать заголовки всех разделов и подразделов до второго уровня вложенности включительно с указанием страниц

**Введение (Актуальность работы).** В этом разделе необходимо оценить актуальность работы, привести краткие сведения о предметной области, причинах возникновения задачи и о потребности в её решении, кратко охарактеризовать последующие разделы. Объем введения составляет 2-4 страницы.

**Техническое задание.** В разделе технического предложения необходимо четко сформулировать задачу и требования к результатам работы. Требования должны быть сформулированы таким образом, чтобы позволять объективно оценить их выполнение.

**Основная часть.** Раздел, посвященный ходу работы должен начинаться с краткого обзора уже существующих решений задачи, поставленной в разделе технического предложения. Затем необходимо перейти к описанию процесса решения поставленной задачи (исследования и/или разработку). Требуется привести обоснование выбранного решения в сравнении с другими.

**Аналитическая часть.** В аналитической части требуется объективно и обоснованно ответить на вопрос о соответствии полученных результатов техническому заданию, провести анализ наиболее сильных и слабых сторон выбранного решения.

**Заключение.** Заключение должно однозначно определять удалось ли решить поставленную задачу и если не удалось, то почему.

**Список использованной литературы и иных источников.** Список литературы и иных источников требуется оформить согласно ГОСТ 7.1-2003. При необходимости, в текст пояснительной записки включается одно или несколько приложений.

К приложениям относятся: тексты программ, техническая документация, оформленная по ЕСКД или ЕСПД, объемные результаты моделирования (таблицы, графики), виды экранов программы и другие документы.

**5.2.2. Порядок подготовки итоговой аттестационной работы** к защите определяется в соответствии с законодательством РФ и локальными нормативными актами МИЭТ.

Текст пояснительной записки итоговой аттестационной работы подлежит проверке на наличие заимствований без указания источника и авторства. При этом:

- доля самостоятельно написанного обучающимся текста в тексте итоговой аттестационной работы - не ниже 50 %;
- доля неправомерных заимствований в тексте итоговой аттестационной работы - не более 10.

Первичная проверка итоговой аттестационной работы слушателя осуществляется научным руководителем в информационной системе «Антиплагиат» не позднее, чем за 10 дней до защиты работы.

При неудовлетворительном результате проверки (большой процент заимствований) итоговая аттестационная работа отправляется на доработку не позднее, чем за 10 дней до защиты.

Повторная проверка и размещение окончательного текста итоговой аттестационной работы в ИС «Антиплагиат» осуществляется научным руководителем итоговой аттестационной работы не позднее, чем за 3 дня до защиты работы.

Если в результате проверки итоговой аттестационной работы не удовлетворяет требованиям, представленным в документе, решением научного руководителя работа не допускается к защите.

Руководитель итоговой аттестационной работы может передать итоговую аттестационную работу на рецензирование дипломированным специалистам в предметной области (направлении подготовки). В случае наличия, рецензию необходимо приложить к итоговой аттестационной работе .

Защита итоговой аттестационной работы выполняется в соответствии с календарным планом.

Для проведения защит приказом по ВУЗу создается аттестационная комиссия. Членами комиссии могут быть назначены преподаватели и сотрудники различных кафедр, обычно принимающих участие в подготовке бакалавров данного направления.

На защиту итоговой аттестационной работы слушателю отводится 10-15 минут. Из них 5-7 минут отводится на доклад слушателя. Остальное время занимают ответы слушателя на вопросы. В конце защиты зачитывается или заслушивается отзыв руководителя и, при наличии, рецензия.

Во время доклада слушателю запрещается пользоваться текстом доклада.

После защиты последнего слушателя комиссия на закрытом совещании после прений определяет баллы и оценки слушателей по результатам защиты итоговой аттестационной работы.

За исключением закрытого совещания в остальное время допускается присутствие на защите всех желающих.

### **5.2.3. Порядок оценивания итоговой аттестационной работы**

При осуществлении оценки уровня сформированности компетенций, умений и знаний слушателей используются следующие критерии:

- оценка "неудовлетворительно" выставляется слушателю, не показавшему освоение планируемых результатов, предусмотренных программой, допустившему серьезные ошибки в выполнении предусмотренных программой заданий, не справившемуся с выполнением итоговой аттестационной работы.
- оценку "удовлетворительно" заслуживает слушатель, показавший частичное освоение планируемых результатов, предусмотренных программой, сформированность не в полной мере новых компетенций и профессиональных умений для осуществления профессиональной деятельности, знакомый с литературой, публикациями по программе. Как правило, оценка "удовлетворительно" выставляется слушателям, допустившим погрешности в итоговой аттестационной работе.
- оценку "хорошо" заслуживает слушатель, показавший освоение планируемых результатов, предусмотренных программой, изучивших литературу, рекомендованную программой, способный к самостоятельному пополнению и обновлению знаний в ходе дальнейшего обучения профессиональной деятельности.
- оценку "отлично" заслуживает слушатель, показавший полное освоение планируемых результатов, всестороннее и глубокое изучение литературы, публикаций; умение выполнять

задания с привнесением собственного видения проблемы, собственного варианта решения практической задачи, проявивший творческие способности в понимании и применении на практике содержания обучения.

**Разработчики программы:**

Доцент Института МПСУ

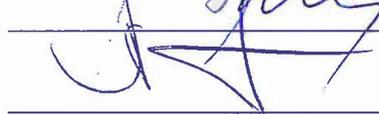
  
\_\_\_\_\_ Д.В. Калеев

**Согласовано:**

Директор ДРОП

  
\_\_\_\_\_ Н.Ю. Соколова

Директор Института МПСУ

  
\_\_\_\_\_ А.Л. Переверзев