

Документ подписан простой электронной подписью

Информация о владельце:

ФИО: Беспалов Владимир Александрович

Должность: Ректор МИЭТ

Дата подписания: 16.06.2025 15:36:13

Уникальный программный ключ:

ef5a4fe6ed0ffdf71a49d6ad1b49464dc1bf7354f736d7618f89ee82b8d602

Аннотация рабочей программы дисциплины

«Цифровые интегральные схемы. Проектирование сложно-функциональных блоков»

Направление подготовки 11.04.04 «Электроника и нанoeлектроника»

Направленность (профиль) - «Автоматизированное проектирование субмикронных СБИС и систем на кристалле»

Уровень образования - магистратура

Форма обучения - очная

1. Цели и задачи дисциплины

Целью дисциплины является изучение и освоения современных методик проектирования цифровых устройств с применением высокоуровневых языков описания аппаратуры. Особое внимание уделяется принципам создания синтезопригодного описания устройства и эффективной верификации разработанного RTL-описания.

В задачи изучаемой дисциплины входит: ознакомление с современной методикой разработки цифровых устройств; изучение принципов разработки цифровых устройств с применением высокоуровневых языков описания аппаратуры и создания синтезопригодного RTL-описания; освоение методов функциональной верификации цифровых устройств.

2. Место дисциплины в структуре ОП

Дисциплина входит часть, формируемую участниками образовательных отношений Блока 1 «Дисциплины (модули)» образовательной программы, является элективной.

Входные требования к дисциплине.

Изучение дисциплины базируется на следующих ранее сформированных компетенциях дисциплин: «Проектирование библиотечных элементов», «Методы математического моделирования», «Компьютерные технологии в научных исследованиях». Для успешного усвоения дисциплины наиболее важными являются следующие разделы (темы) этих дисциплин: полевые транзисторы, модели полупроводниковых приборов, схемотехника, методы проектирования цифровых СБИС, автоматизация проектирования.

В результате освоения дисциплины студент должен:

Знать маршруты проектирования цифровых ИС с применением высокоуровневых языков описания аппаратуры.

Уметь проектировать комбинационные и последовательностные схемы на Verilog.

Иметь опыт проектирования СФ-блоков средствами САПР.

3. Краткое содержание дисциплины

Дисциплина включает три модуля:

1. Маршруты проектирования на HDL.
2. Разработка RTL-описаний
3. Основы логического синтеза в Synopsys

Разработчик:

Доцент кафедры ПКИМС, к.т.н.



/Коршунов А.В./